

Japanese Laid-open P2-52449

Translation of P1 left-column L2 ~ L3

1. Title of the invention

A method for loading / unloading a wafer

Translation of P2 left-lower column L12 ~ right-lower column L17

Detailed Description of the preferred embodiments

An embodiment of this invention, a method for loading/unloading a wafer, applied to an ion implantation process will be described with references to figures as below. On each end of a vacuum processing chamber 11 for the ion implantation apparatus, vacuum preparatory chambers 12a, 12b are disposed. Each vacuum preparatory chamber 12a, 12b has a wafer carrying mechanism 13a, 13b in each front of, and an alignment mechanism 14 are between these wafer carrying mechanism 13a, 13b.

And a wafer cassette elevating device 15a, 15b, 16a, 16b are disposed around each wafer carrying mechanism 13a, 13b and each wafer cassette elevating device 15a, 15b, 16a, 16b has a wafer cassette 17a, 17b, 18a, 18b set inside. Besides, this embodiment of this invention are comprising such that said each wafer cassette 17a, 18a can accommodate semiconductor wafers which are not yet processed and each wafer cassette 17b, 18b can accommodate processed semiconductor wafers. In this embodiment, that is, semiconductor wafers are loaded out of wafer cassettes 17a, 18a to the vacuum processing chamber 11 and processed semiconductor wafers are unloaded out of the vacuum processing chamber 11 to wafer cassettes 17b, 18b.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02052449 A**(43) Date of publication of application: **22 . 02 . 90**

(51) Int. Cl

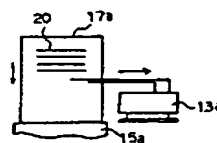
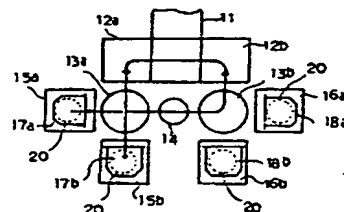
H01L 21/68(21) Application number: **63203422**(22) Date of filing: **16 . 08 . 88**(71) Applicant: **TERU BARIAN KK**(72) Inventor: **AMIKURA MANABU**(54) **LOADING AND UNLOADING OF SUBSTRATE**

COPYRIGHT: (C)1990,JPO&Japio

(57) Abstract:

PURPOSE: To prevent a dust particle from adhering to treated substrates by a method wherein a retention tool for treated substrate housing use is installed and the treated substrates unloaded from a substrate treatment part are housed one after another from an upper stage in the retention tool.

CONSTITUTION: A wafer cassette 17a is situated in advance in a high position by using a wafer-cassette elevator 15a; semiconductor wafers 20 inside the cassette 17a are taken out from a wafer in a low step by using a conveyance mechanism 13a. The elevator 15a lowers the cassette 17a by one step whenever the wafer 20 is taken out. Then, the wafer 20 which has been taken out is delivered to an alignment mechanism 14 and is positioned; it is loaded inside a spare vacuum chamber 12b by using a conveyance mechanism 13b. After the conveyance mechanism 13a has delivered the wafer 20 to the alignment mechanism 14, it takes out a next wafer 20 or houses the wafer 20 which has been treated. Since other wafers 20 do not exist under the wafer 20 which is always taken out and in, it is possible to prevent a dust particle from falling and adhering to the semiconductor wafers 20.



⑫ 公開特許公報(A) 平2-52449

⑤Int. Cl.³

H 01 L 21/68

識別記号

庁内整理番号

A 7454-5F

③公開 平成2年(1990)2月22日

審査請求 未請求 請求項の数 1 (全4頁)

④発明の名称 基板のロード・アンロード方法

②特 願 昭63-203422

②出 願 昭63(1988)8月16日

⑦発 明 者 網 倉 学 山梨県韮崎市藤井町北下条2381番地の1 テル・バリアン株式会社内

⑦出 願 人 テル・バリアン株式会社 山梨県韮崎市藤井町北下条2381番地の1

⑦代 理 人 弁理士 須山 佐一 外1名

明 細 書

1. 発明の名称

基板のロード・アンロード方法

2. 特許請求の範囲

(1) 保持具内に間隔を設けて載置する如く保持された複数の基板を順次基板処理部にロード・アンロードするにあたり、

未処理基板を前記保持具の下段から順次前記基板処理部にロードするとともに、処理済み基板収容用保持具を設けこの保持具に前記基板処理部からアンロードした処理済み基板を上段から順次収容することを特徴とする基板のロード・アンロード方法。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、基板のロード・アンロード方法に関する。

(従来技術)

一般に、半導体製造工程では、基板例えば半

導体ウエハは、ウエハカセット等の保持具に複数枚収容して搬送する。したがって、半導体ウエハに所定の処理を施す装置、例えばイオン注入装置には、ウエハカセット内に収容された半導体ウエハを処理部にロード・アンロードする搬送機構が設けられている。

このような従来の搬送機構としては、例えば特公昭61-39729号公報、特開昭61-173445号公報に開示されているような搬送機構がある。第5図に示すように、この搬送機構1では、ウエハカセット2内に間隔を設けて積層する如く保持された複数の半導体ウエハ3のうち、最下段に収容された半導体ウエハ3から順次上の段の半導体ウエハ3をロード・アンロードして処理を行うよう構成されている。

したがって、ロード・アンロードを行う半導体ウエハ3の下側に存在する半導体ウエハ3は全て処理済み、上側に存在する半導体ウエハ3は全て未処理ということになる。これは、半導体ウエハ3の出入れに伴って発生する塵埃が、未処理の半

導体ウエハ3上に落下して付着しないようにするためである。

(発明が解決しようとする課題)

上記説明のように従来の方法では、ウエハカセット内に収容された半導体ウエハを最下段のものから取出し、例えばイオン注入等の所定の処理を施した後、処理済みの半導体ウエハをウエハカセット内の元の位置に収容するので、半導体ウエハの出入れの際に発生する塵埃が未処理の半導体ウエハ上に落下して付着することはない。この場合、処理済みの半導体ウエハ上には塵埃が落下して付着することがあるが、例えばイオン注入処理の場合、従来は、イオン注入処理後の半導体ウエハは通常アニール処理工程に送られるため、処理済みの半導体ウエハ上に塵埃が付着することは、特に問題とはならなかった。

しかしながら、近年は半導体技術の進歩に伴い、例えばイオン注入処理の場合においても、例えば中電流イオン注入を行った後に大電流イオン注入を行う等、一度イオン注入を行った後別のイオン

注入装置でさらにイオン注入を行う等の処理が考えられており、このため、処理済みの半導体ウエハに対する塵埃の付着も問題となる可能性が生じてきた。

本発明は、かかる従来の事柄に対処してなされたもので、未処理基板はもとより、処理済みの基板に対する塵埃の付着も防止することのできる基板のロード・アンロード方法を提供しようとするものである。

[発明の構成]

(課題を解決するための手段)

すなわち本発明は、保持具内に間隔を設けて積置する如く保持された複数の基板を順次基板処理部にロード・アンロードするにあたり、未処理基板を前記保持具の下段から順次前記基板処理部にロードするとともに、処理済み基板収容用保持具を設けこの保持具に前記基板処理部からアンロードした処理済み基板を上段から順次収容することを特徴とする。

(作用)

上記構成の本発明の基板のロード・アンロード方法では、未処理基板を保持具の下段から順次基板処理部にロードするとともに、処理済み基板収容用保持具を設けこの保持具に基板処理部からアンロードした処理済み基板を上段から順次収容する。すなわち、保持具に基板を出し入れする際に、常にこの出し入れする基板の下側に他の基板が存在しない状態で出し入れを行う。

したがって、基板の出入れの際に発生する塵埃が、未処理基板および処理済みの基板に落下して付着することを防止することができる。

(実施例)

以下、本発明の基板のロード・アンロード方法をイオン注入処理に適用した実施例を図面を参照して説明する。

イオン注入装置の真空処理室11の一端の両側には、それぞれ予備真空室12a、12bが設けられている。これらの予備真空室12a、12bの前方には、それぞれ搬送機構13a、13bが設けられており、搬送機構13a、13bの間に

は、アライメント機構14が設けられている。

また、搬送機構13a、13bの周囲には、それぞれウエハカセット昇降装置15a、15b、16a、16bが設けられており、これらのウエハカセット昇降装置15a、15b、16a、16bには、それぞれウエハカセット17a、17b、18a、18bが設置されている。

そして、この実施例では上記ウエハカセット17a、17b、18a、18bのうち、ウエハカセット17a、18aはそれぞれ未処理の半導体ウエハ20を、ウエハカセット17b、18bはそれぞれ処理済みの半導体ウエハ20を収容するよう構成されている。すなわち、ウエハカセット17a、18aから半導体ウエハ20を真空処理室11内にロードし、処理済みの半導体ウエハ20を真空処理室11内からウエハカセット17b、18bにアンロードするよう構成されている。

以下、第1図に矢印で示すように、ウエハカセット17a、から半導体ウエハ20を真空処理室11内にロードし、イオン注入処理を行った後、

処理済みの半導体ウエハを真空処理室11内からウエハカセット17bにアンロードする場合についてその動作を説明する。

すなわち、第2図にも示すように、ウエハカセット昇降装置15aにより予めウエハカセット17a高位置に位置させ、搬送機構13aによりウエハカセット17a内の半導体ウエハ20を下段のものから取出す。なお、ウエハカセット昇降装置15aは、半導体ウエハ20が取出されると1段分ウエハカセット17aを下降させ、次の半導体ウエハ20が取出し可能な位置に待機する。

次に、取出した半導体ウエハ20をアライメント機構14に受け渡してアライメント(位置決め)し、この後搬送機構13bにより予備真空室12b内にロードする。なお、アライメント機構14に半導体ウエハ20を受け渡した後、搬送機構13aは、次の半導体ウエハ20の取出しを行うかあるいは後述するように処理済みの半導体ウエハ20の収容を行い、次々と半導体ウエハ20の処理を行うよう構成されている。

次にウエハカセット昇降装置15bによりウエハカセット17bを低位置から順次上昇させていき、搬送機構13aによりウエハカセット17bの上段から半導体ウエハ20を順次収容して行く。

なお、ウエハカセット18aから半導体ウエハ20を真空処理室11内にロードし、イオン注入処理を行った後、処理済みの半導体ウエハ20を真空処理室11内からウエハカセット18bにアンロードする場合についても同様にしてロード・アンロードを行う。また、ウエハカセット等の位置関係は変更可能であり、例えば第4図に矢印で示すように半導体ウエハ20の搬送経路を変更することも可能である。

すなわち、この実施例では、ウエハカセット17a、18aから未処理の半導体ウエハ20を真空処理室11内にロードする場合においても、処理済みの半導体ウエハ20を真空処理室11内からウエハカセット17b、18bにアンロードする場合においても、常に出入れを行う半導体ウエハ20の下に他の半導体ウエハ20が存在しない

予備真空室12(12aも同じ)には、周知のように図示しないシャッタ機構、搬送機構等が設けられており、予備真空室12b内に半導体ウエハ20が搬送されると、この大気側の搬送口に設けられたシャッタ機構を閉じて予備真空室12b内を予備排気する。この後、予備真空室12bと真空処理室11との間に設けられたシャッタ機構を開とし、半導体ウエハ20を予備真空室12b内から真空処理室11内に設けられたプラテンに移送し、所定のイオンビームを照射してイオン注入を行う。

そして、イオン注入処理が終了すると、処理済みの半導体ウエハ20を予備真空室12aに移送し、予備真空室12aと真空処理室11との間に設けられたシャッタ機構を閉じた状態で予備真空室12aを常圧とする。

この後、予備真空室12aの大気側の搬送口に設けられたシャッタ機構を開として、搬送機構13aにより予備真空室12a内の処理済みの半導体ウエハ20を取出す。そして、第3図に示すよ

うに半導体ウエハ20の出入れを行う。したがって、半導体ウエハ20のウエハカセット17a、17b、18a、18bに対する出入れの間に発生した塵埃が落下して未処理あるいは処理済みの半導体ウエハ20に付着することを防止することができる。

なお、上記実施例では本発明を半導体ウエハのイオン注入処理に適用した場合について説明したが、本発明はかかる実施例に限定されるものではなく、例えばレジスト塗布、露光、現像等の一連の処理あるいはスパッタ処理等のような処理にも適用することができる。また、半導体ウエハに限らず例えば液晶表示装置用のガラス基板等のような基板にでも適用することができる。

【発明の効果】

上述のように、本発明の基板のロード・アンロード方法では、未処理基板はもとより、処理済みの基板に対する塵埃の付着も防止することができる。

4. 図面の簡単な説明

